

**МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ
УНИВЕРСИТЕТ им. Н.Э. БАУМАНА**

Домашнее задание №1

По курсу "Электротехника и электроника"

**На тему «Проектирование дискретного комбинационного
цифрового устройства на интегральных микросхемах»**



Студент: _____

Группа: _____

Проверил: к.т.н. доцент Соболев В.А.

Вариант: _____

Москва 2024

Содержание

1. Анализ технического задания и его формализация.....	3
2. Составление таблицы истинности ДКЦУ. Минимизация выходных функций	3
3. Выполнение цифровой логической схемы для каждой выходной функции F_i в основном базисе	5
4. Верификация работоспособности цифровой логической схемы, записанной в МДНФ.....	6
5. Запись полученных минимизированных уравнений логических функций F_1 и F_2 в базисе И-НЕ и выполнение их цифровых схем в этом базисе	9
6. Верификация работоспособности логических схем в базисе И-НЕ	11
7. Минимизация количества логических элементов в ДКЦУ	14
8. Выполнение электрической принципиальной схемы ДКЦУ	18
9. Расчёт быстродействия ДКЦУ	20
Список использованных источников	21

1. Анализ технического задания и его формализация

Имеются две неполностью определенные логические функции четырёх переменных (X_4, X_3, X_2, X_1) компактный вид записи которых представлен ниже:

$$F_1(X_4X_3X_2X_1) = 0, 1, 2, 3, 4, 5, 13, 14[7, 8, 9, 10, 11, 12]\{6, 15\}$$

$$F_2(X_4X_3X_2X_1) = 0, 2, 6, 8, 10, 11, 13[1, 3, 4, 5, 7, 12, 14]\{6, 15\},$$

2. Составление таблицы истинности ДКЦУ. Минимизация выходных функций

Таблица 1 – Таблица истинности для функций F_1 и F_2

№	X_4	X_3	X_2	X_1	F_1	F_2
0	0	0	0	0	1	1
1	0	0	0	1	1	0
2	0	0	1	0	1	1
3	0	0	1	1	1	0
4	0	1	0	0	1	0
5	0	1	0	1	1	0
6	0	1	1	0	*	*
7	0	1	1	1	0	0
8	1	0	0	0	0	1
9	1	0	0	1	0	0
10	1	0	1	0	0	1
11	1	0	1	1	0	1
12	1	1	0	0	0	0
13	1	1	0	1	1	1
14	1	1	1	0	1	0
15	1	1	1	1	*	*

Минимизация логических функций выполняется по карте Карно:

Таблица 2 – Карта Карно исходной логической функции F_1

$X_4X_3 \setminus X_2X_1$	00	01	11	10
00	1	1	1	1
01	1	1	0	*
11	0	1	*	1
10	0	0	0	0

Необходимо доопределить карту Карно путём замены неизвестных значений функции на 1 или 0.

Таблица 3 – Доопределённая карта Карно логической функции F_1

$X_4X_3 \setminus X_2X_1$	00	01	11	10
00	1	1	1	1
01	1	1	0	1
11	0	1	1	1
10	0	0	0	0

Структурное уравнение логической функции F_1 в виде МДНФ:

$$F_1 = \overline{X_4} \cdot \overline{X_2} + \overline{X_4} \cdot \overline{X_3} + X_4 \cdot X_3 \cdot X_1 + X_3 \cdot X_2 \cdot \overline{X_1}$$

Проводим аналогичные действия для второй функции.

Таблица 4 – Карта Карно исходной логической функции F_2

$X_4X_3 \setminus X_2X_1$	00	01	11	10
00	1	0	0	1
01	0	0	0	*
11	0	1	*	0
10	1	0	1	1

Таблица 5 – Доопределённая карта Карно логической функции F_2

$X_4X_3 \backslash X_2X_1$	00	01	11	10
00	1	0	0	1
01	0	0	0	1
11	0	1	1	0
10	1	0	1	1

Структурное уравнение логической функции F_2 в виде МДНФ:

$$F_2 = \overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} + X_4 \cdot X_3 \cdot X_1 + \overline{X_4} \cdot X_2 \cdot \overline{X_1} + X_4 \cdot \overline{X_3} \cdot X_2$$

3. Выполнение цифровой логической схемы для каждой выходной функции F_i в основном базисе

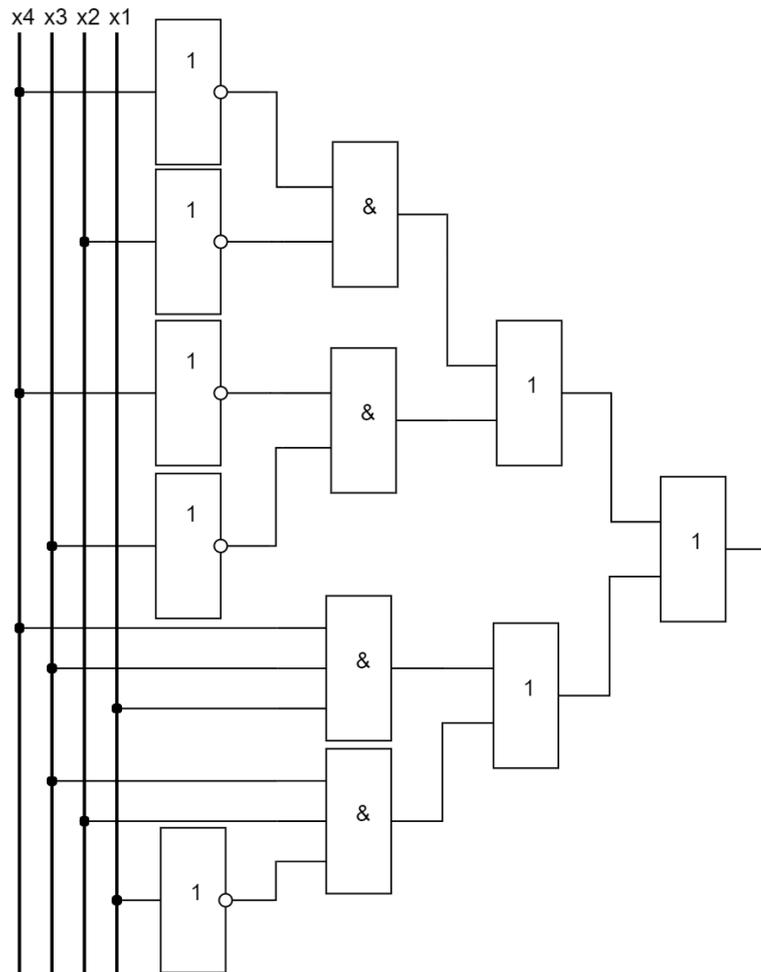


Рисунок 1 – Логическая схема функции F_1 в основном базисе

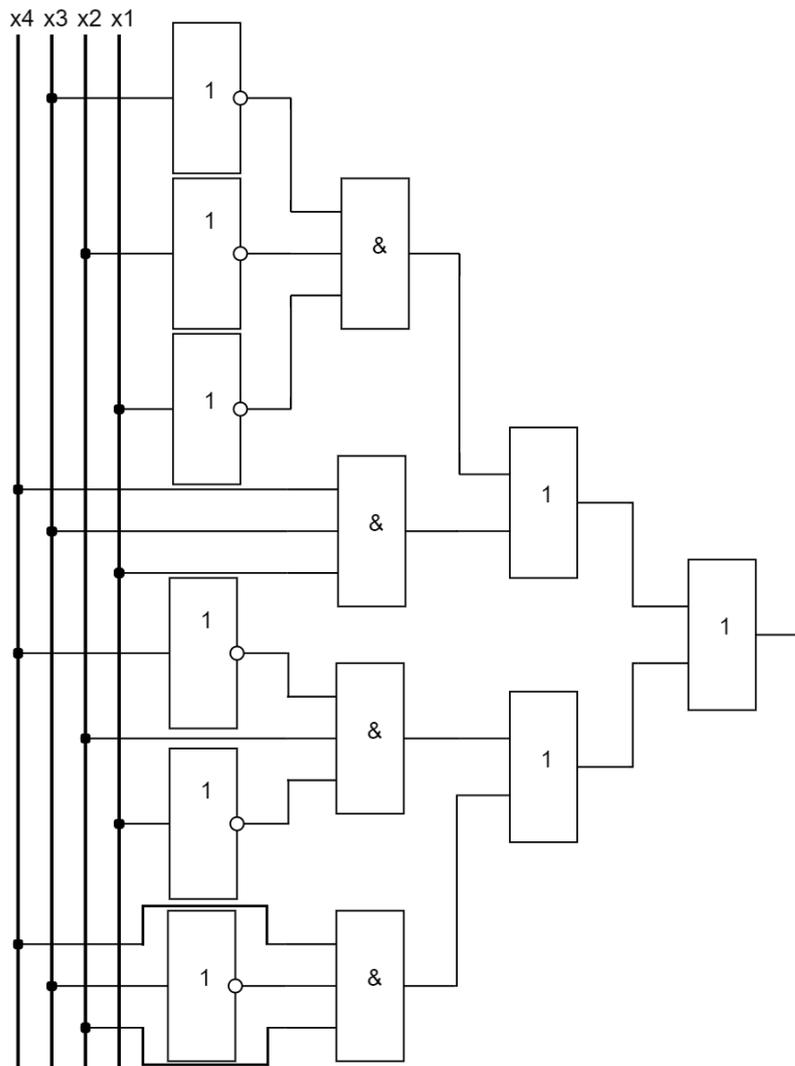


Рисунок 2 – Логическая схема функции F_2 в основном базисе

4. Верификация работоспособности цифровой логической схемы, записанной в МДНФ

На данном этапе нужно смоделировать полученные логические схемы в программе NI Multisim.

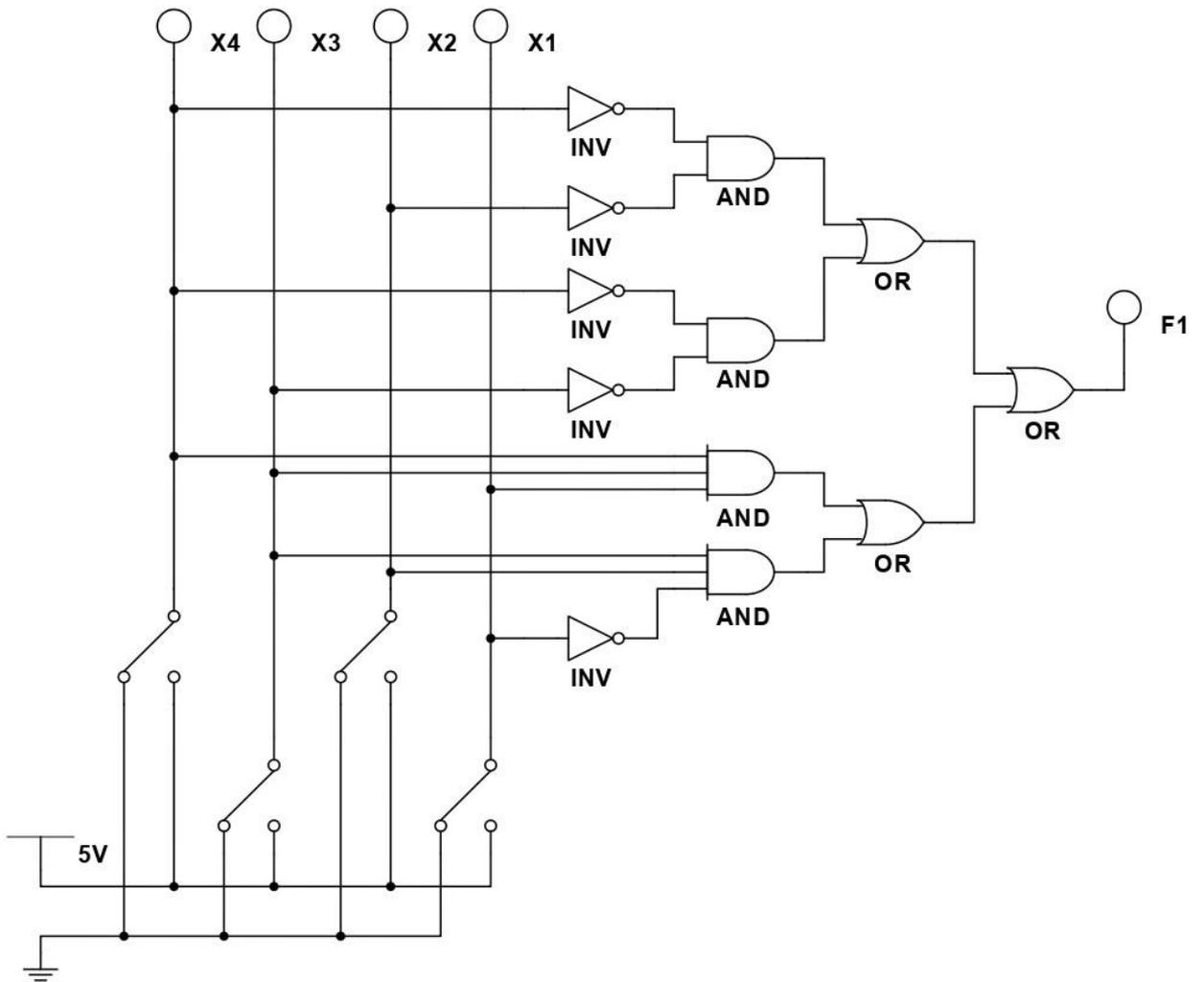


Рисунок 3 – Цифровая схема в NI Multisim, реализующая логическую функцию F_1 в основном базисе

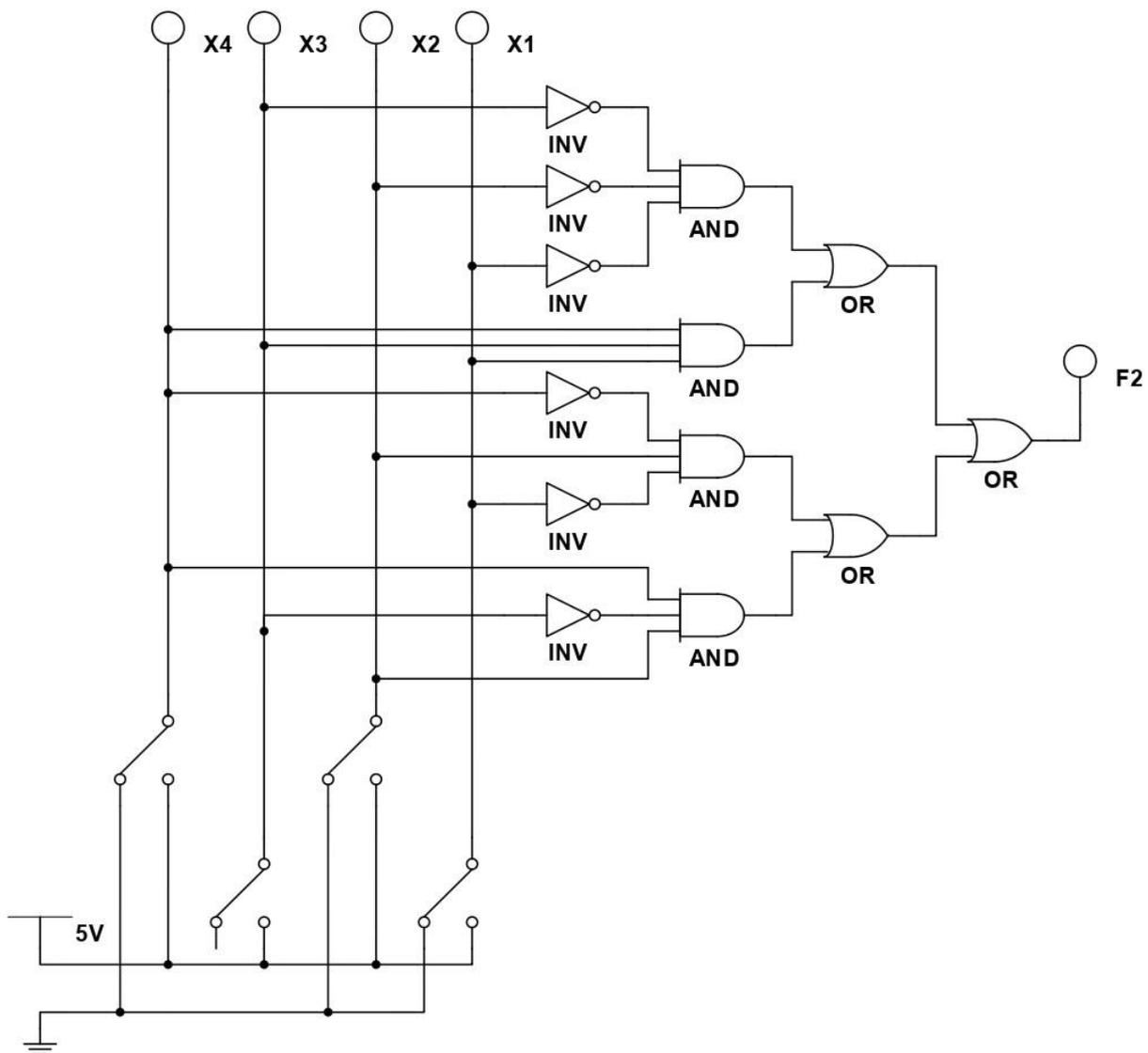


Рисунок 4 – Цифровая схема в NI Multisim, реализующая логическую функцию F_2 в основном базисе

Таблица 6 – Экспериментальная таблица истинности функций F_1 и F_2

№	X_4	X_3	X_2	X_1	F_1	F_2
0	0	0	0	0	1	1
1	0	0	0	1	1	0
2	0	0	1	0	1	1
3	0	0	1	1	1	0
4	0	1	0	0	1	0

Продолжение таблицы 6

№	X_4	X_3	X_2	X_1	F_1	F_2
5	0	1	0	1	1	0
6	0	1	1	0	1	1
7	0	1	1	1	0	0
8	1	0	0	0	0	1
9	1	0	0	1	0	0
10	1	0	1	0	0	1
11	1	0	1	1	0	1
12	1	1	0	0	0	0
13	1	1	0	1	1	1
14	1	1	1	0	1	0
15	1	1	1	1	1	1

Таблица совпадает с изначальным условием, и можно сделать вывод, что минимизация с помощью карт Карно выполнена верно. Дискретное комбинационное цифровое устройство работает в соответствии с таблицей истинности. Цифровые схемы выполнены правильно.

5. Запись полученных минимизированных уравнений логических функций F_1 и F_2 в базисе И-НЕ и выполнение их цифровых схем в этом базисе

С помощью теоремы де Моргана выполняем переход из основного базиса в базис И-НЕ:

$$\begin{aligned}
 F_1 &= \overline{X_4} \cdot \overline{X_2} + \overline{X_4} \cdot \overline{X_3} + X_4 \cdot X_3 \cdot X_1 + X_3 \cdot X_2 \cdot \overline{X_1} = \\
 &= \overline{\overline{\overline{X_4} \cdot \overline{X_2} + \overline{X_4} \cdot \overline{X_3} + X_4 \cdot X_3 \cdot X_1 + X_3 \cdot X_2 \cdot \overline{X_1}}} = \\
 &= \overline{\overline{X_4} \cdot \overline{X_2} \cdot \overline{X_4} \cdot \overline{X_3} \cdot \overline{X_4} \cdot X_3 \cdot X_1 \cdot X_3 \cdot X_2 \cdot \overline{X_1}} =
 \end{aligned}$$

$$\begin{aligned}
 F_2 &= \overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} + X_4 \cdot X_3 \cdot X_1 + \overline{X_4} \cdot X_2 \cdot \overline{X_1} + X_4 \cdot \overline{X_3} \cdot X_2 = \\
 &= \overline{\overline{\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} + X_4 \cdot X_3 \cdot X_1 + \overline{X_4} \cdot X_2 \cdot \overline{X_1} + X_4 \cdot \overline{X_3} \cdot X_2}} = \\
 &= \overline{\overline{\overline{\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1}} \cdot \overline{X_4 \cdot X_3 \cdot X_1}} \cdot \overline{\overline{X_4} \cdot X_2 \cdot \overline{X_1}} \cdot \overline{X_4 \cdot \overline{X_3} \cdot X_2}}
 \end{aligned}$$

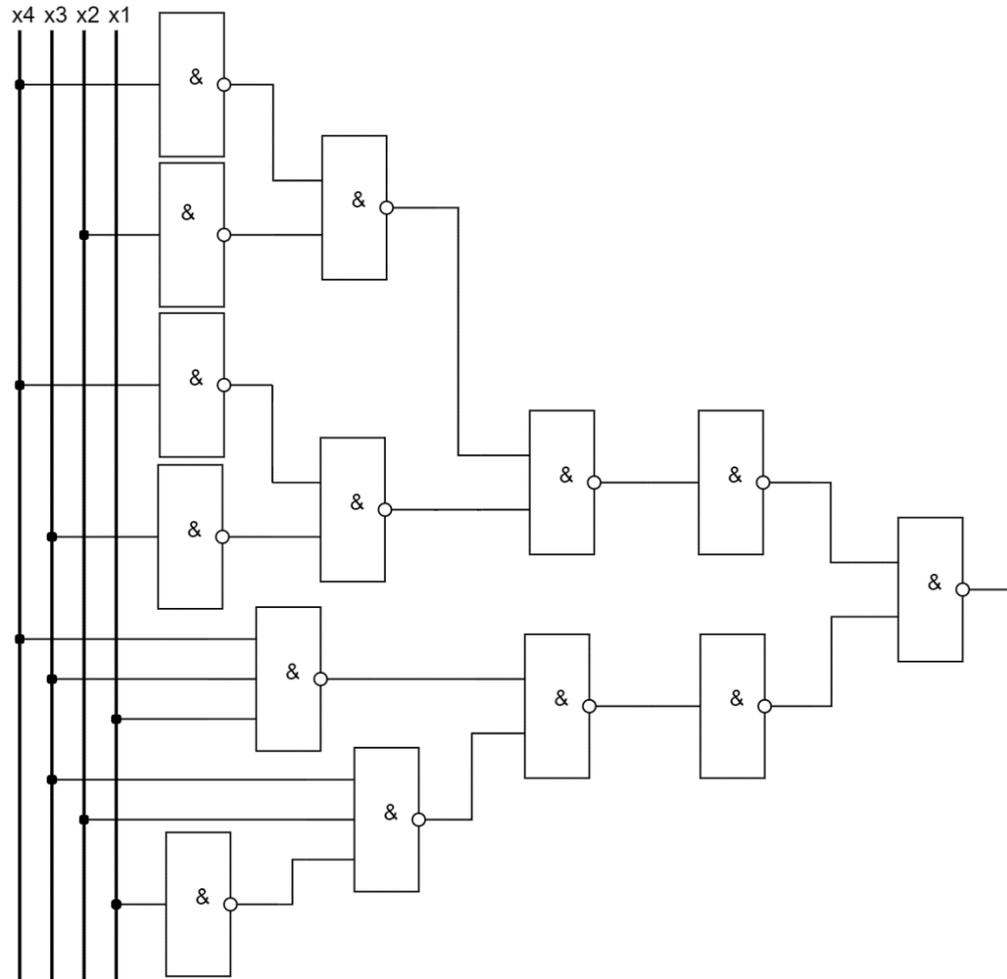


Рисунок 5 – Логическая схема функции F_1 в базисе И-НЕ

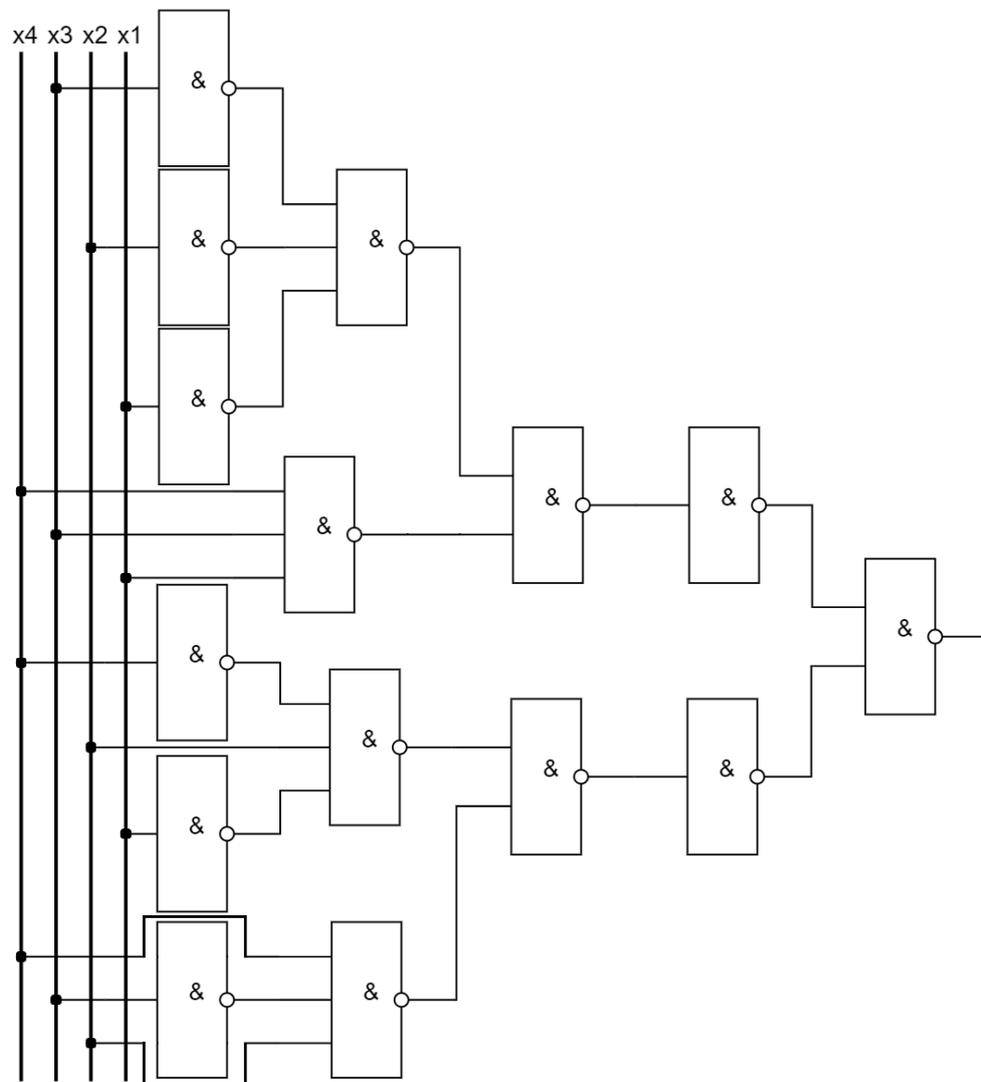


Рисунок 6 – Логическая схема функции F_2 в базисе И-НЕ

6. Верификация работоспособности логических схем в базисе И-НЕ

Верификация логических схем, записанных в базисе И-НЕ, проводится аналогично верификации логических схем, записанных в основном базисе.

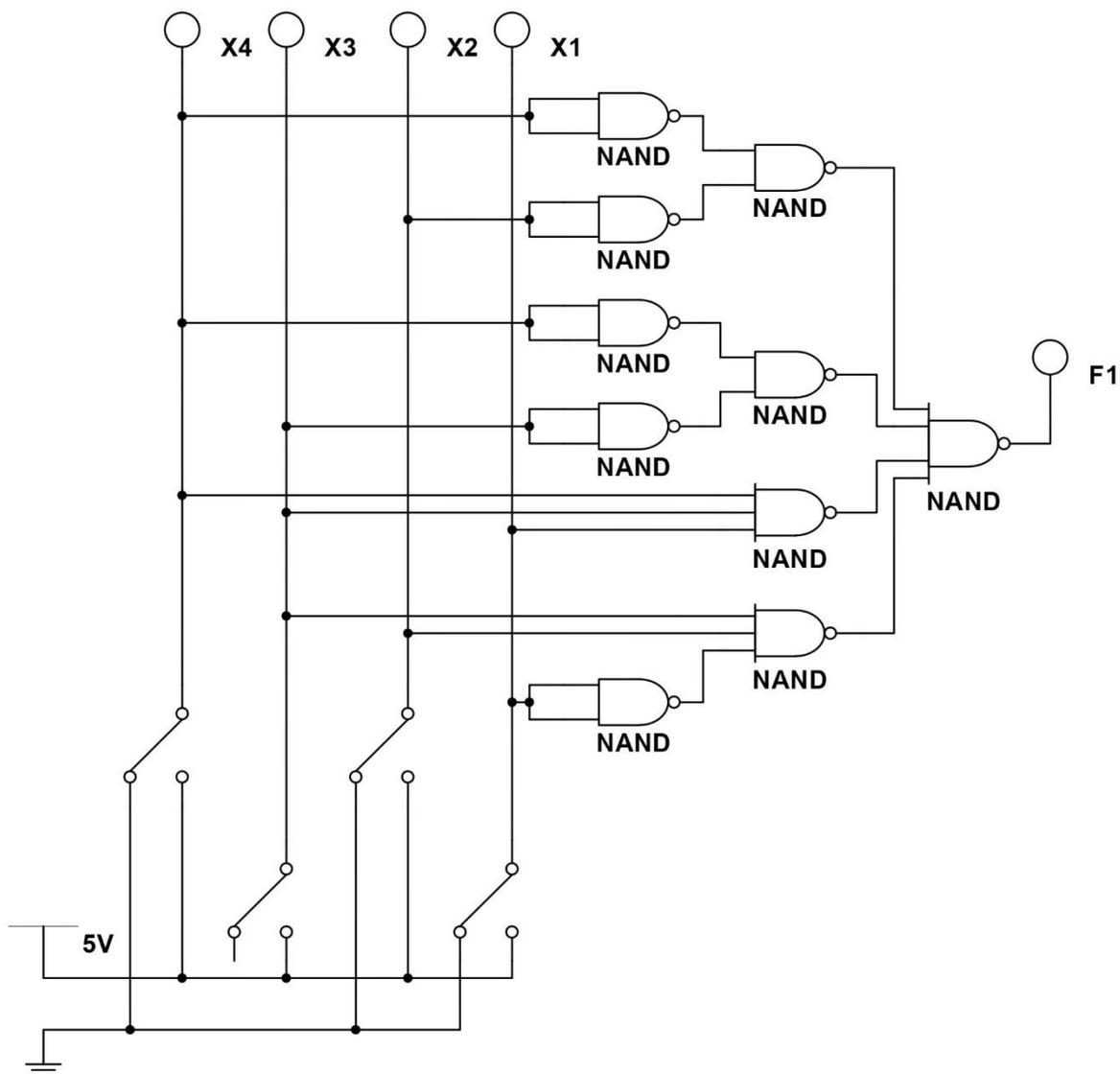


Рисунок 7 – Цифровая схема в NI Multisim, реализующая логическую функцию F_1 в базисе И-НЕ

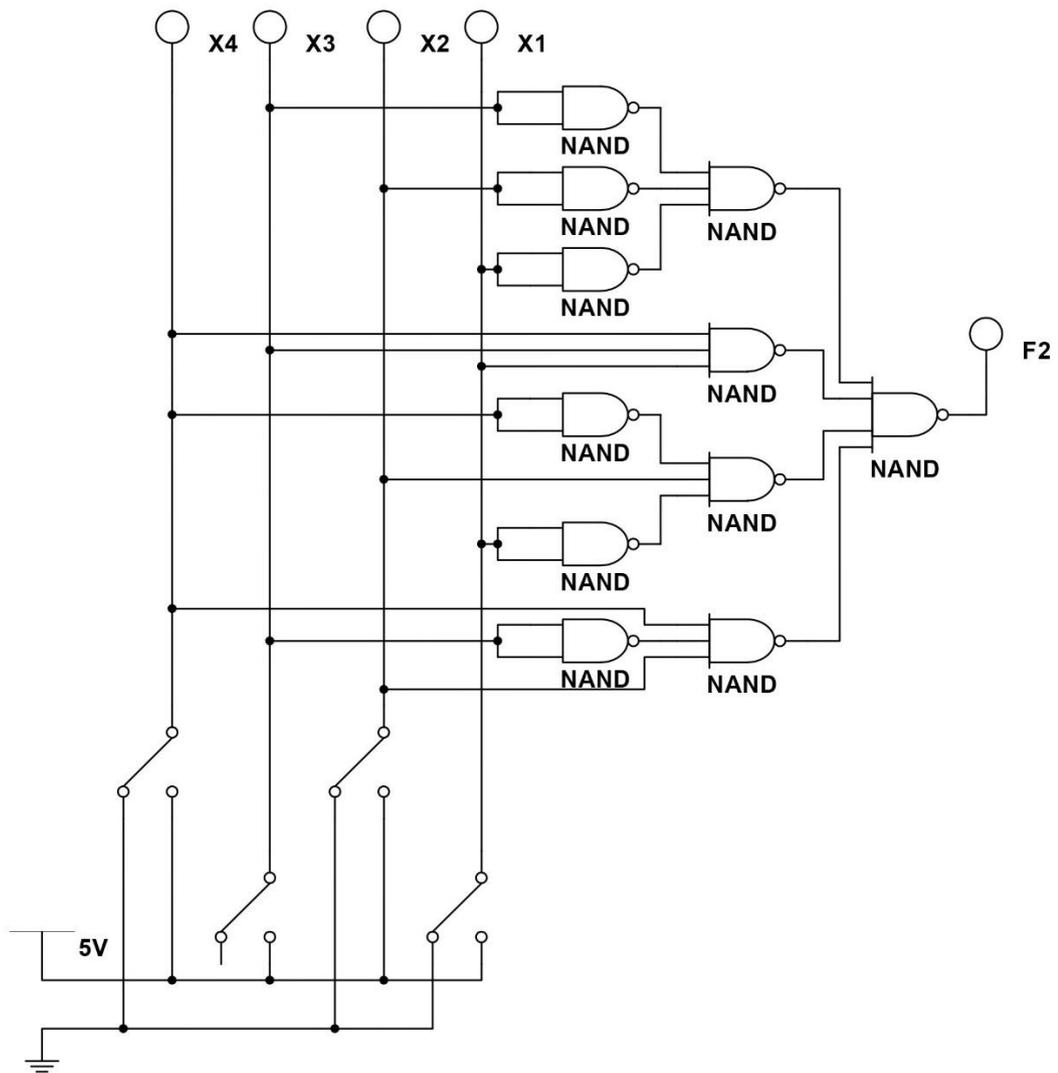


Рисунок 8 – Цифровая схема в NI Multisim, реализующая логическую функцию F_2 в базисе И-НЕ

Таблица 7 – Экспериментальная таблица истинности функций F_1 и F_2

№	X_4	X_3	X_2	X_1	F_1	F_2
0	0	0	0	0	1	1
1	0	0	0	1	1	0
2	0	0	1	0	1	1
3	0	0	1	1	1	0
4	0	1	0	0	1	0
5	0	1	0	1	1	0

Продолжение таблицы 7

№	X_4	X_3	X_2	X_1	F_1	F_2
6	0	1	1	0	1	1
7	0	1	1	1	0	0
8	1	0	0	0	0	1
9	1	0	0	1	0	0
10	1	0	1	0	0	1
11	1	0	1	1	0	1
12	1	1	0	0	0	0
13	1	1	0	1	1	1
14	1	1	1	0	1	0
15	1	1	1	1	1	1

Результаты совпадают с условием, соответственно логические и цифровые схемы функций выполнены верно.

7. Минимизация количества логических элементов в ДКЦУ

В двух функциях по несколько раз встречаются инверсии переменных: $\overline{X_4}$, $\overline{X_3}$, $\overline{X_2}$, $\overline{X_1}$, а также в обеих функциях встречается инверсия конъюнкции: $\overline{X_4 \cdot X_3 \cdot X_1}$. Таким образом, данные логические элементы можно использовать в схеме лишь по одному разу без повторений. В целях унификации 4-входовой логический элемент И-НЕ можно заменить на четыре 2-входовых элемента И-НЕ.

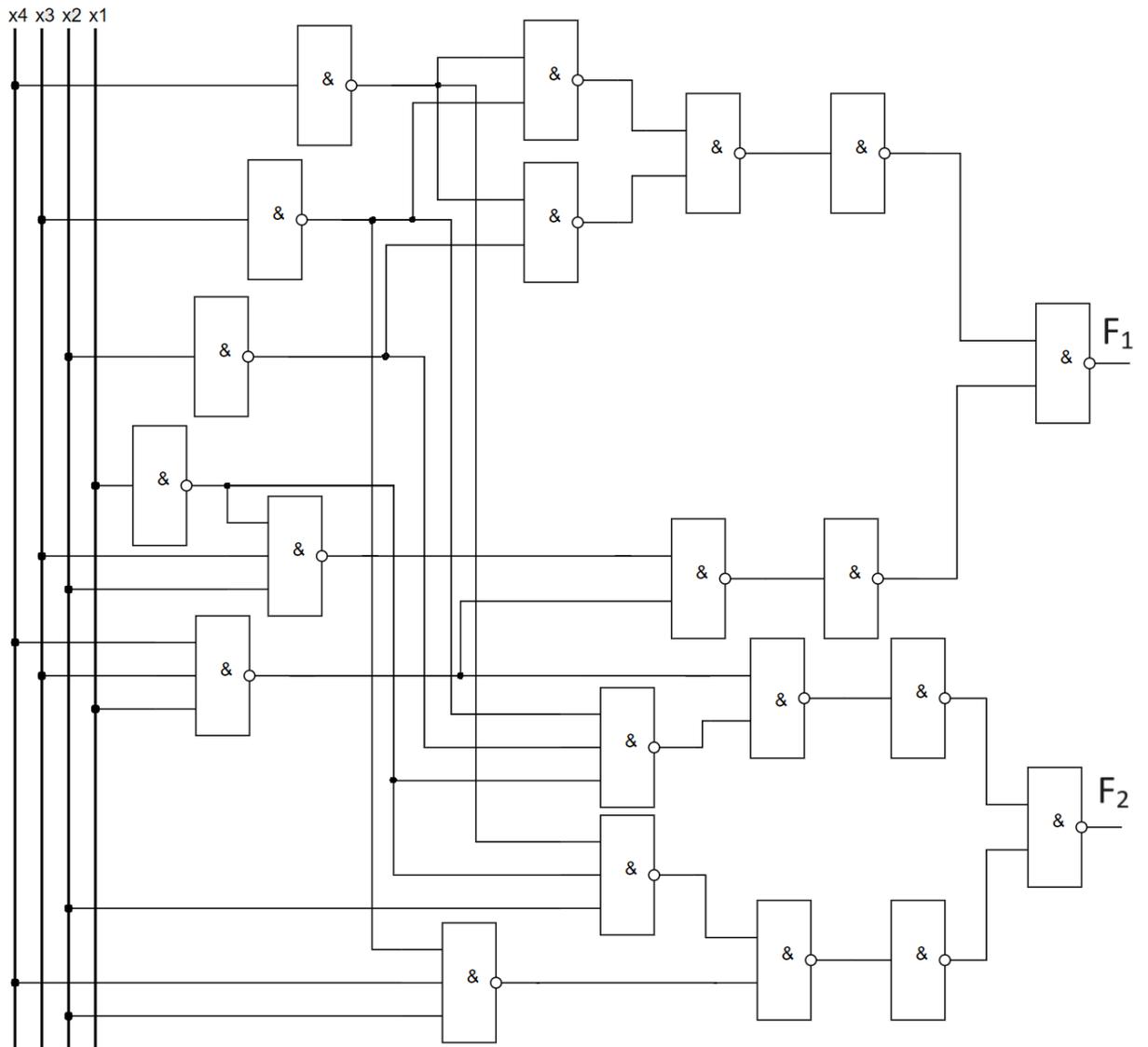


Рисунок 9 – Окончательная цифровая схема ДКЦУ, выполненная в базисе И-НЕ и реализующая логические функции F_1 и F_2 в базисе И-НЕ с минимальным количеством логических элементов И-НЕ

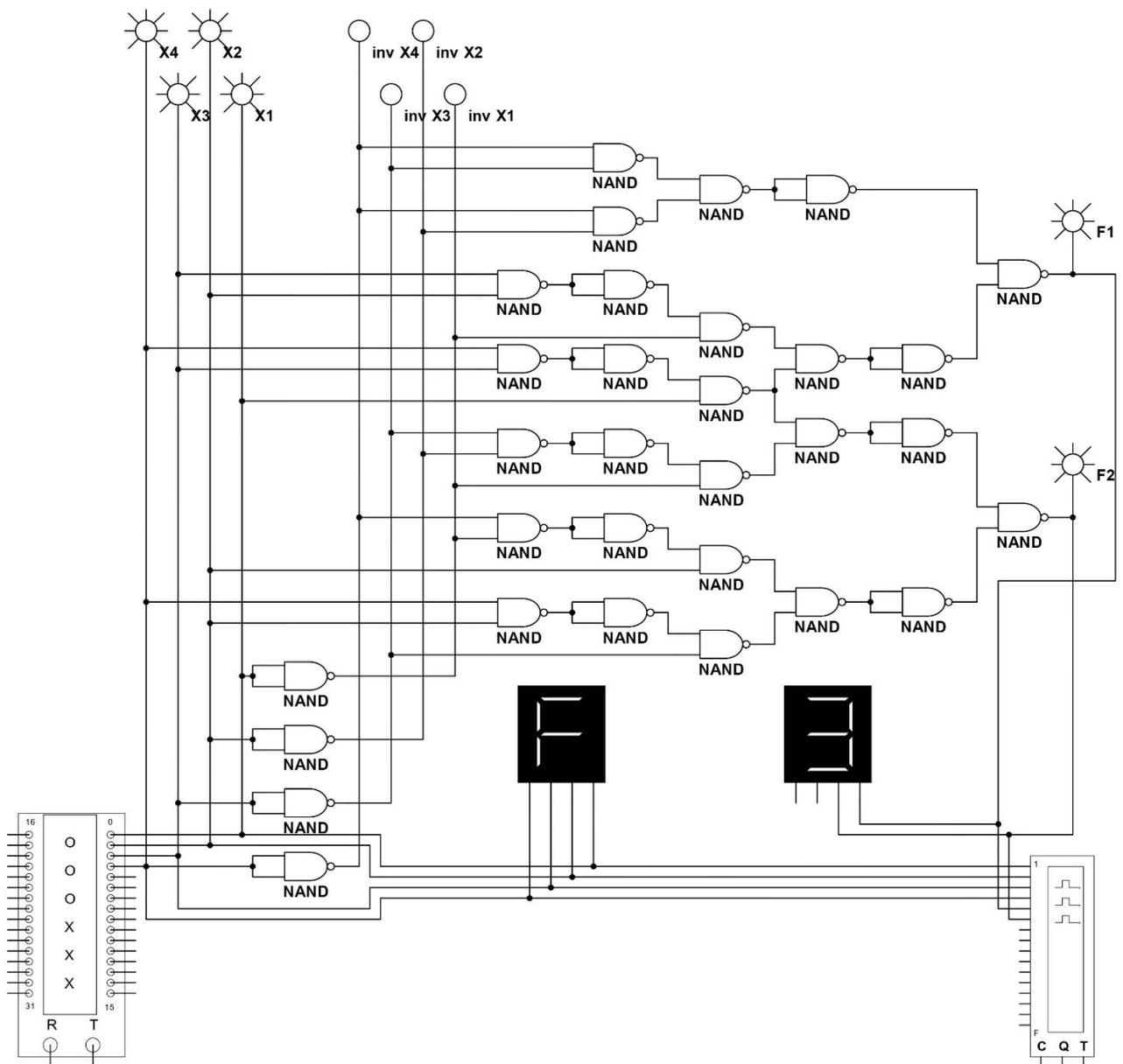


Рисунок 10 – Окончательная схема ДКЦУ в базисе И-НЕ

Верификацию ДКЦУ проводим путём сравнения теоретической временной диаграммы работы ДКЦУ с временной диаграммой, полученной экспериментально в ПО NI Multisim. Для этого следует построить теоретическую временную диаграмму в соответствии с таблицей истинности. Теоретическую временную диаграмму следует сравнить с экспериментальной временной диаграммой на соответствие выходных функций таблице истинности с помощью двух приборов: «Генератор слов» (Word Generator-XWG1) и «Логический анализатор» (Logic Analyzer-XLA1).

Таблица 8 – Теоретическая временная диаграмма работы ДКЦУ

№	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
X_1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
X_2	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
X_3	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
X_4	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
F_1	1	1	1	1	1	1	1	0	0	0	0	0	0	1	1	1
F_2	1	0	1	0	0	0	1	0	1	0	1	1	0	1	0	1
BinToHex	3	1	3	1	1	1	3	0	2	0	2	2	0	3	1	3

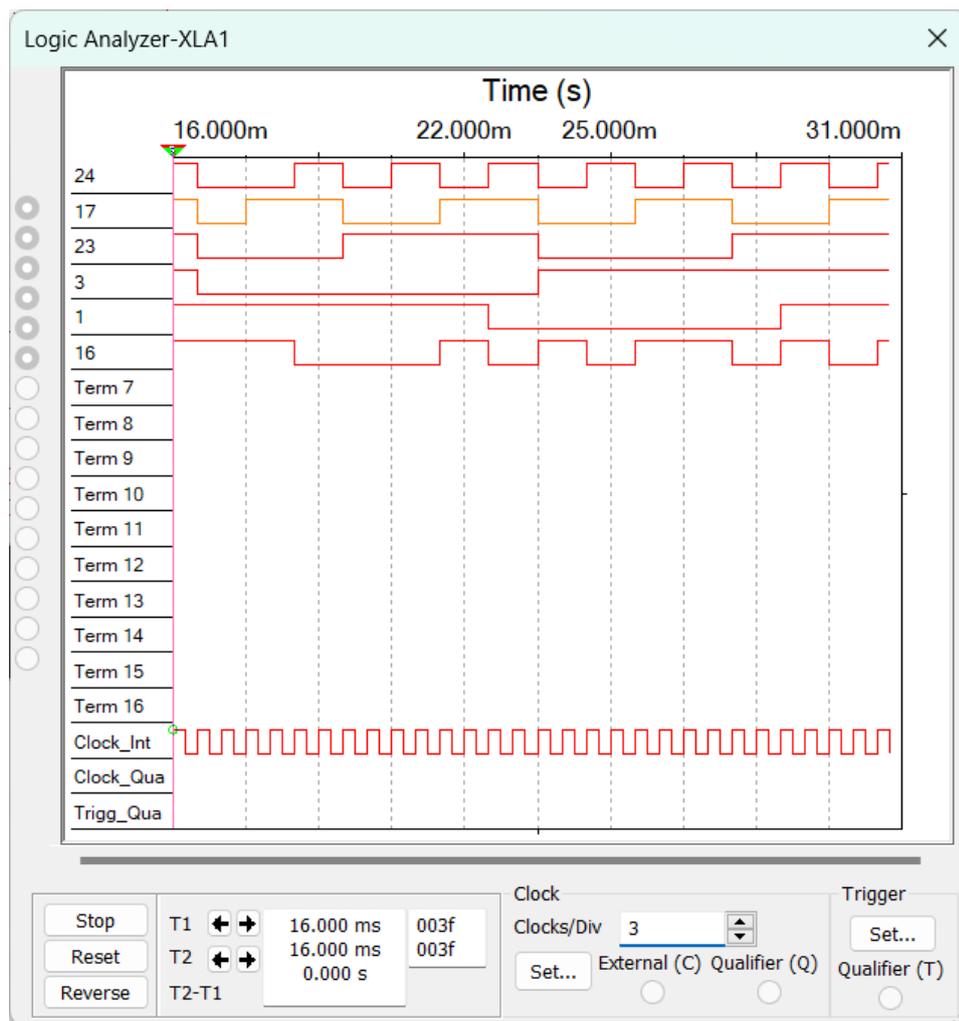


Рисунок 11 – Экспериментальная временная диаграмма работы ДКЦУ

8. Выполнение электрической принципиальной схемы ДКЦУ

Для выполнения электрической принципиальной схемы ДКЦУ используем микросхемы серии ТТЛ типа К155ЛА3 в базисе И-НЕ. Основные электрические параметры микросхем серии ТТЛ следующие:

- 1) Высокий (порог «1») уровень сигнала $U_{вх}$ находится в диапазоне 2,4...5 В; нижний (порог «0») – не более 0,4 В;
- 2) Входной ток низкого уровня составляет 1,6 мА, высокого – 0,04 мА; коэффициент разветвления по выходу равен 10;
- 3) Напряжение питания составляет 5,0 В \pm 10%;
- 4) Микросхемы серии 155 – ЛА1, ЛА2, ЛА3, ЛА4. ЛЛ1, ЛЕ1, ЛЕ4, ЛН2, ЛР4.1, ЛР4 – изготавливают в 14-выводном корпусе. Выводы нумеруют относительно ключа (выемки в корпусе) против часовой стрелки.

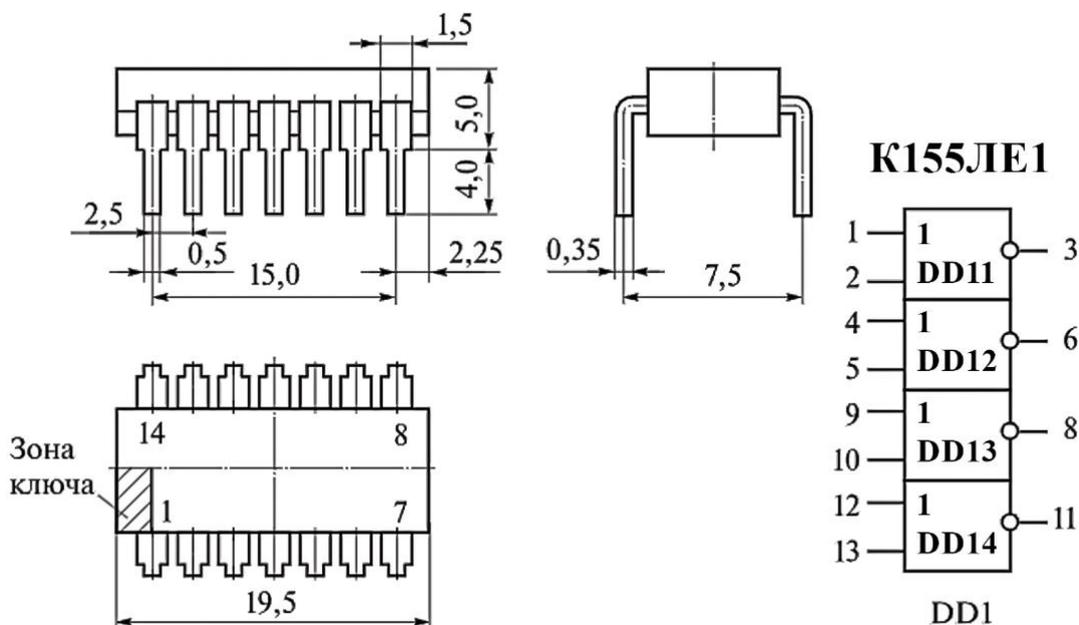


Рисунок 12 – Общий вид и условно-графическое обозначение микросхемы К155ЛЕ1 с обозначением её выводов

Эта микросхема содержит четыре логических элемента И-НЕ, изготовленных в одном корпусе. На микросхеме не указаны вывод 7 («земля») и вывод 14 (+5В), через которые подводится питание микросхеме. Для синтезируемого ДКЦУ необходимо восемь микросхем К155ЛЕ1 (23 логических элемента И-НЕ) и один соединитель РМ-В, который устанавливается на плате. Внутренние выводы соединителя (13 шт.) располагаются в отверстиях платы под корпус соединителя.

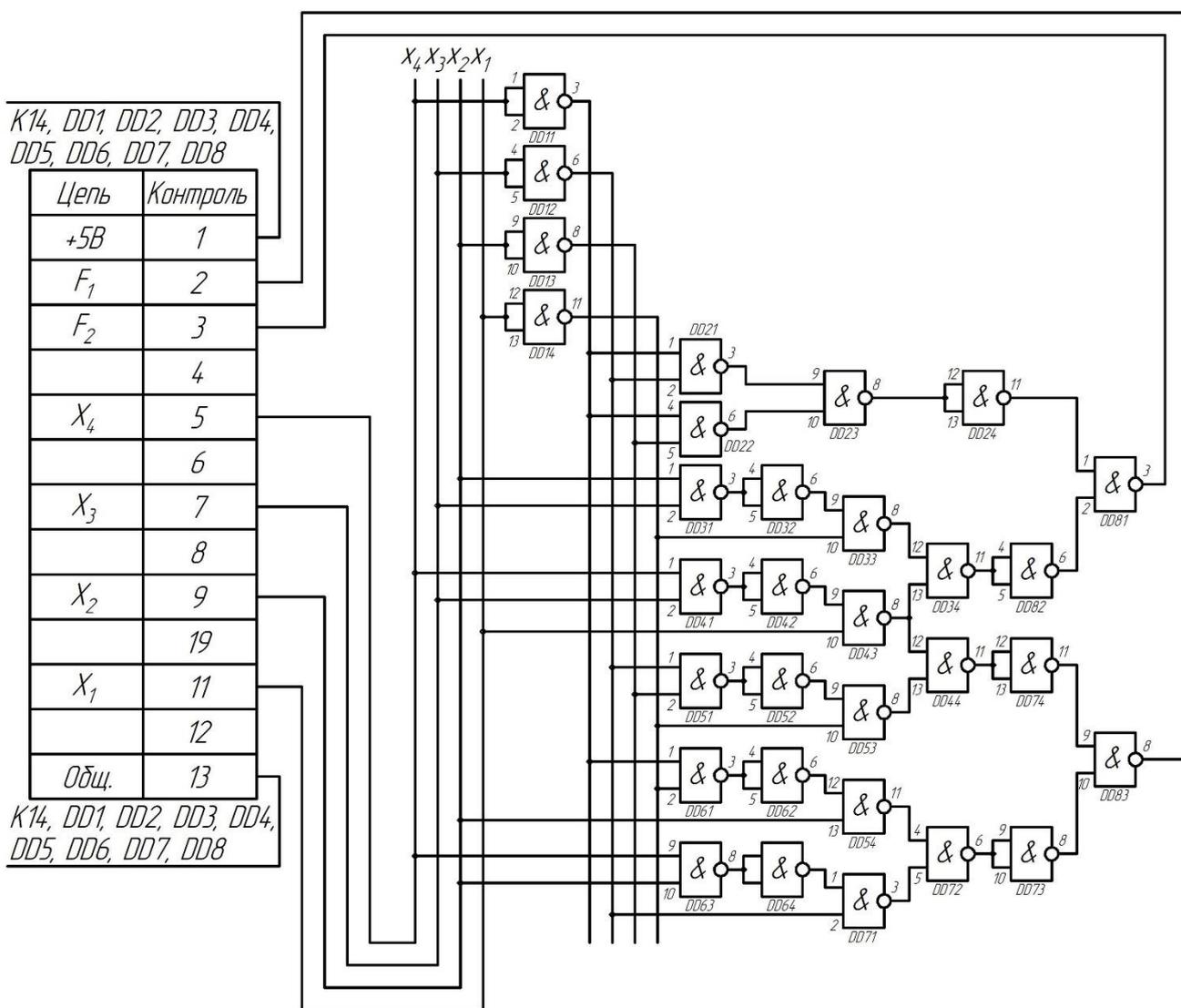


Рисунок 13 – Схема электрическая принципиальная дискретного комбинационного цифрового устройства

9. Расчёт быстродействия ДКЦУ

Время задержки ДКЦУ оцениваем суммой задержек на отдельных логических элементах по пути с наибольшим их числом. В нашем случае их семь:

$$t_3 = t_{31} \cdot 7 = 30 \cdot 7 = 210 \text{ нс} .$$

Отсюда предельная частота работы:

$$f_{max} = \frac{1}{t_3} = \frac{1}{210 \cdot 10^{-9}} = 4,76 \cdot 10^6 \text{ Гц} = 4,76 \text{ МГц} .$$

В результате в соответствии с заданием синтезировано и верифицировано на работоспособность в программе NI Multisim ДКЦУ для управления технологической операцией с предельной частотой работы 4,76 МГц.

Список использованных источников

- 1) Проектирование дискретного комбинационного цифрового устройства на интегральных микросхемах: учебно-методическое пособие / В.А. Соболев, В.А. Соловьев. – М. : Изд-во МГТУ им. Н.Э. Баумана, 2022. – 70 с.: ил.
- 2) Цифровая электроника / К. Бойт. – М.: Техносфера, 2007. – 472 с.